

JP2

PATENT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of:

DAE-WHAN BACK

Serial No.: 10/784,170

Filed: February 24, 2004

For: SYMBOL BUFFER MEMORY
 DEVICE OF A BASE STATION
 MODEM IN A MOBILE
 COMMUNICATION SYSTEM AND
 STORAGE METHOD FOR USING
 THE DEVICE

Group Art Unit: Not Assigned

Examiner: Not Assigned

TRANSMITTAL OF PRIORITY DOCUMENTS

Commissioner for Patents
 P.O. Box 1450
 Alexandria, VA 22313-1450

Sir:

In order to perfect the claim for priority under 35 U.S.C. §119(a), the Applicants herewith submit a certified copy of Korean Patent Application No. 2003-12782, as filed on February 28, 2003. Should anything further be required, the Office is asked to contact the undersigned attorney at the local telephone number listed below.

Respectfully submitted,

Peter L. Kendall
 Attorney of Record
 Reg. No.: 46,246

Roylance, Abrams, Berdo & Goodman, L.L.P.
 1300 19th Street, N.W., Suite 600
 Washington, D.C. 20036-2680
 (202) 659-9076

Dated: November 8, 2004

대한민국 특허청

KOREAN INTELLECTUAL
PROPERTY OFFICE

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원 번호 : 10-2003-0012782
Application Number

출원 년 월 일 : 2003년 02월 28일
Date of Application FEB 28, 2003

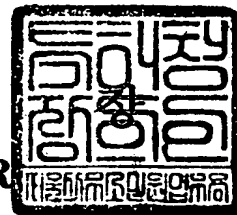
출원인 : 삼성전자주식회사
Applicant(s) SAMSUNG ELECTRONICS CO., LTD.



2003 년 06 월 03 일

특 허 청

COMMISSIONER



CERTIFIED COPY OF
PRIORITY DOCUMENT

【서지사항】

【서류명】	특허출원서		
【권리구분】	특허		
【수신처】	특허청장		
【참조번호】	0004		
【제출일자】	2003.02.28		
【국제특허분류】	H04J		
【발명의 명칭】	이동통신 시스템의 기지국 모뎀에서 심볼 버퍼 메모리 장치 및 방법		
【발명의 영문명칭】	APPARATUS AND METHOD FOR COMPRISING SYMBOL BUFFER MEMORY OF MODEM IN MOBILE COMMUNICATION SYSTEM		
【출원인】			
【명칭】	삼성전자 주식회사		
【출원인코드】	1-1998-104271-3		
【대리인】			
【성명】	이건주		
【대리인코드】	9-1998-000339-8		
【포괄위임등록번호】	2003-001449-1		
【발명자】			
【성명의 국문표기】	백대환		
【성명의 영문표기】	BACK,Dae Whan		
【주민등록번호】	661011-1066916		
【우편번호】	156-845		
【주소】	서울특별시 동작구 상도3동 279-157 15통 1반		
【국적】	KR		
【심사청구】	청구		
【취지】	특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인 이건주 (인)		
【수수료】			
【기본출원료】	20	면	29,000 원
【가산출원료】	14	면	14,000 원

1020030012782

출력 일자: 2003/6/4

【우선권주장료】	0	건	0	원
【심사청구료】	10	항	429,000	원
【합계】	472,000	원		

【요약서】**【요약】**

본 발명은 이동통신 시스템에 관한 것으로, 기지국 모뎀에서 하나 이상의 논리 채널들이 각각 하나 이상의 부호화율로 코딩된 심볼 데이터들을 입력받아 물리 계층으로 전송하기 위하여 상기 심볼 데이터들을 저장하는 심볼 버퍼 메모리 장치에 있어서, 상기 하나 이상의 논리 채널별 심볼 데이터들을 상기 논리 채널들 간의 심볼 데이터들이 연속되도록 입력 순서대로 순차적으로 저장하는 버퍼 메모리와, 상기 버퍼 메모리에 저장된 심볼 데이터들 중 상기 각 논리 채널별 최초 데이터 심볼이 위치한 상기 버퍼 메모리 상의 어드레스 정보들을 상기 각 논리 채널에 대응하여 저장하는 시작 어드레스 테이블과, 상기 시작 어드레스 테이블에 저장된 상기 각 논리 채널별 어드레스 정보들을 상기 각 논리 채널별로 설정된 인에이블 신호에 의해 선택적으로 출력하는 다중화기를 포함함을 특징으로 한다.

【대표도】

도 2

【색인어】

기지국, 모뎀, 심볼 버퍼 메모리, 논리 채널, 물리 계층

【명세서】**【발명의 명칭】**

이동통신 시스템의 기지국 모뎀에서 심볼 버퍼 메모리 장치 및 방법{APPARATUS AND METHOD FOR COMPRISING SYMBOL BUFFER MEMORY OF MODEM IN MOBILE COMMUNICATION SYSTEM}

【도면의 간단한 설명】

도 1은 종래 기술에 따른 심볼 버퍼 메모리 장치의 블록도.

도 2는 본 발명에 따른 심볼 버퍼 메모리 장치의 블록도.

도 3은 본 발명에 따른 심볼 버퍼 메모리 장치의 데이터 저장 절차를 나타낸 흐름도.

도 4는 본 발명에 따른 심볼 버퍼 메모리 장치의 데이터 독출 절차를 나타낸 흐름도.

【발명의 상세한 설명】**【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

<5> 본 발명은 이동통신 시스템에 관한 것으로, 기지국 모뎀에서 하나 이상의 논리 채널들이 각각 하나 이상의 부호화율로 코딩된 심볼 데이터들을 입력받아 물리 계층으로 전송하기 위하여 상기 심볼 데이터들을 저장하는 심볼 버퍼 메모리 장치 및 방법에 관한 것이다.

- <6> 종래 기술에 따르면, 이동통신 시스템의 기지국 모뎀에서 서로 다른 데이터 전송 속도를 갖는 다수개의 채널들로부터 코딩된 심볼 데이터들을 처리하기 위하여 버퍼 메모리를 최소의 처리단위로 세그먼트(Segment)화하여 관리하고 운영하는 방법을 사용하였다.
- <7> 또한, 이동통신 시스템의 기지국 모뎀에서 사용하는 상기 심볼 버퍼 메모리의 크기는 최대로 전송할 수 있는 채널 데이터의 크기에 의해 결정되며, 종래의 심볼 데이터 처리부에서 전송 가능한 최대 채널의 개수를 정하고, 이를 처리할 수 있는 버퍼 메모리의 사이즈를 결정한다.
- <8> 여기서 상기 채널별 데이터 전송속도는 가변일 수 있기 때문에, 상기 모든 채널의 전송속도를 지원할 수 있도록 하기 위해서 상기 버퍼 메모리를 일정한 크기의 세그먼트들로 나누고, 상기 분할된 세그먼트 단위로 별개의 테이블 어드레스(address)를 갖게 한다. 이러한 방법에 의하여 상기 어드레스를 관리하고 서로 링크해가며 버퍼를 할당하는 방법을 사용하였다.
- <9> 이하, 상술한 바와 같은 종래 기술에 따른 심볼 버퍼 메모리의 처리 구조를 도 1을 참조하여 설명한다.
- <10> 상기 도 1에 도시된 바에 따르면, 종래 기술에 따른 심볼 버퍼 메모리의 처리 구조는 DSP로부터 갱신되는 각 세그먼트별 로지컬 어드레스를 저장하는 로지컬 어드레스 테이블(Logical Address Table; LAT)(120), 상기 로지컬 어드레스 테이블에 저장된 값들을 다중화하여 선택된 어드레스 값을 출력하는 제1 다중화기(130), 버퍼 메모리의 실질적인 피지컬 어드레스 값을 저장하는 피지컬 어드레스

테이블(Physical Address Table; PAT)(140), 상기 피지컬 어드레스 테이블(140)에 저장된 값들 중에서 상기 제1 다중화기(13)로부터 선택된 어드레스 값을 선택 신호로 받아 선택된 피지컬 어드레스 값을 출력하는 제2 다중화기(150), 상기 제2 다중화기(150)로부터 출력되는 피지컬 어드레스 값을 입력받아 해당 세그먼트에 저장된 심볼 데이터들을 출력하는 버퍼 메모리(160) 및 다수개의 채널중 동작하기로 설정된 채널에 따라 로지컬 어드레스 값을 출력할 수 있도록 선택 신호를 생성하는 채널 선택부(100)와 제3 다중화기(110)로 구성된다.

<11> 이하, 상기 버퍼 메모리(160)의 처리 구조를 통한 심볼 데이터들의 기록 및 독출 과정을 설명한다.

<12> 먼저, 기록 과정을 설명하면 소정의 프레임 단위의 코딩된 심볼 데이터들이 운영 DSP의 제어에 따라 상기 버퍼 메모리(160)로 입력된다. 상기 심볼 데이터들은 다수의 채널들 중 각각의 채널에 해당되는 데이터들이 소정의 전송 속도에 따라 부호화 된 심볼들이며, 상기 버퍼 메모리(160)로 입력되는 각 채널별 심볼 데이터들은 하나의 프레임을 형성하여 입력된다. 따라서, 일반적으로 상기 버퍼 메모리(160)에는 다수의 채널에 해당되는 심볼 데이터들이 프레임 단위로 기록 및 독출된다.

<13> 즉, 하나의 프레임을 형성하는 심볼 데이터들이 상기 버퍼 메모리(160)로 입력되면, 상기 운영 DSP의 제어에 따라 각 채널별로 상기 버퍼 메모리(160)의 각 세그먼트에 저장된다. 예컨대, 먼저 채널 #0의 심볼 데이터들이 입력되면, 상기 버퍼 메모리(160)의 제1 세그먼트에 순차적으로 저장되며, 다음으로 채널 #2의 심볼 데

이터들이 입력되면, 상기 버퍼 메모리(160)의 제2 세그먼트에 순차적으로 저장된다. 만약, 상기 저장될 제2 세그먼트에 이미 기록된 데이터가 존재하면, 다음 세그먼트인 제3 세그먼트에 기록하게 된다.

<14> 한편, 상기 채널별 심볼 데이터들을 상기 버퍼 메모리(160)에 저장할 때, 하나의 세그먼트를 초과하는 데이터들이 발생할 경우, 다음 세그먼트 영역의 처음 워드부터 다시 기록하게 된다. 즉, 하나의 채널에 대해 두개의 세그먼트 영역이 할당되는 경우가 발생한다. 그렇게 되면, 독출할 때에도 상기 먼저 기록된 세그먼트의 영역을 모두 독출한 이후에, 다음 기록된 세그먼트 영역을 독출할 수 있도록 상기 두 세그먼트 간의 링크 정보를 상기 로지컬 어드레스 테이블(120) 또는 상기 버퍼 메모리(160)의 처음 세그먼트의 마지막 영역에 표시하여 둔다.

<15> 상기 하나의 채널에 대한 심볼 데이터들이 상기 버퍼 메모리(160)에 기록될 때, 상기 운영 DSP는 상기 해당 채널에 대한 심볼 데이터들이 상기 버퍼 메모리(160)에 저장되었음을 기록하기 위하여, 상기 채널 선택부(100)의 해당 채널의 값을 'disable'에서 'enable'로 변경하고, 상기 로지컬 어드레스 테이블(120)에 해당 채널에 대한 로지컬 어드레스를 기록한다.

<16> 또한, 상기 해당 채널에 대한 심볼 데이터들을 상기 버퍼 메모리(160)에 기록할 때, 상기 버퍼 메모리(160)의 세그먼트들 중에서 해당 데이터를 기록중인 세그먼트의 물리적인 주소가 하드웨어(Hardware)적인 동작에 의해 상기 피지컬 어드레스 테이블(140)에 기록된다.

<17> 결국, 하나의 프레임 단위의 심볼 데이터 정보가 상기 버퍼 메모리(160)에

저장될 때, 각 채널별로 심볼 데이터가 저장되는 세그먼트와 관련된 정보가 상기 채널 선택부(100), 로지컬 어드레스 테이블(120) 및 피지컬 어드레스 테이블(160)에 저장 또는 갱신된다. 예컨대, 채널 #0의 심볼 데이터들이 상기 버퍼 메모리(160)의 제1 세그먼트 영역에 저장될 때, 상기 채널 선택부(100)의 채널 #0에 해당하는 정보가 'disable'에서 'enable'로 갱신되고, 상기 제1 세그먼트에 대한 물리적 어드레스가 상기 피지컬 어드레스 테이블(140)에 상기 채널 #0과 매핑되어 저장되며, 상기 물리적 어드레스에 대한 논리적 어드레스가 상기 로지컬 어드레스 테이블(120)에 상기 채널 #0과 매칭되어 저장된다.

<18> 계속하여, 다음 채널에 대한 정보가 저장될 때마다, 상기과 같은 테이블들의 값들이 갱신 또는 저장되며, 하나의 프레임에 대한 모든 채널 심볼 데이터들의 저장이 완료되면, 상기 저장된 데이터들을 물리 계층 처리부로 전송하게 된다.

<19> 한편, 상기 채널 #0의 심볼 데이터들이 상기 제1 세그먼트를 초과할 경우, 기록되지 않는 다른 세그먼트에 초과된 데이터를 기록하게 된다. 또한, 상술한 바와 같이 상기 나누어져 기록된 상기 채널 #0에 대한 심볼 데이터들은 동일한 채널 데이터이므로 상기 심볼 데이터들이 기록된 세그먼트들간의 링크 정보가 저장되어 있어야 한다. 만약, 상기 채널 #0의 심볼 데이터들이 상기 제1 세그먼트에 저장되고 남은 영역이 발생할 경우, 상기 남은 영역에는 다른 채널의 심볼 데이터들을 기록하지 않는다. 즉, 상기 채널 #0의 심볼 데이터에 이어서 또 다른 채널인 채널 #2의 심볼 데이터가 입력되면, 상기 제1 세그먼트의 상기 채널 #0의 심볼 데이터를 기록하고 남은 영역에 기록하는 것이 아니라, 기록되지 않은 다른 세그먼트의 처음 영역부터 기록하게 된다. 마찬가지로, 상기 기록되는 다른 세그먼트의 물리적 및 논리적 어드레스는 상기 피지컬 어드레스 테이블(140) 및

로지컬 어드레스 테이블(120)에 저장되며, 상기 신호 선택부의 채널 #2에 해당하는 정보를 'enable'로 갱신한다.

<20> 이하, 상기 버퍼 메모리(160)에 저장된 심볼 데이터들을 독출하여 물리 계층 처리부로 전송하는 절차를 상기 도 1을 참조하여 설명한다.

<21> 먼저, 상기 제3 다중화기(110)의 제어 신호로 채널 펄스 신호(170)가 입력되면, 상기 제3 다중화기(110)는 상기 채널 선택부(100)에 저장된 각 채널별 활성화 상태(즉, 'enable' 또는 'disable')에 따라 각 채널별 선택 신호를 순차적으로 출력한다. 상기 채널 펄스 신호(170)는 채널 #0 부터 채널 #n 까지의 모든 채널에 해당되는 펄스가 순차적으로 발생하도록 구성되며, 상기 채널 펄스 신호(170)의 소정 채널에 대응되는 펄스 신호가 입력될 때, 상기 채널 선택부(100)의 테이블로부터 상기 해당 채널의 정보를 스캔하게 된다.

<22> 예컨대, 상기 채널 펄스 신호(170)에서 채널 #0에 대한 펄스 신호가 상기 다중화기(110)의 제어 신호로 입력되면, 상기 입력 신호에 따라 상기 채널 선택부(100)의 테이블에서 상기 채널 #0에 해당되는 정보를 스캔한다. 상기 스캔 결과, 상기 채널 #0에 해당되는 정보가 'enable' 상태로 되어 있으면, 상기 다중화기(110)를 통해 상기 채널 #0에 대한 선택 신호를 출력한다. 만약 상기 채널 #0에 해당되는 정보가 'disable' 상태로 되어 있으면, 상기 다중화기(110)를 통해 선택 신호를 출력하지 않고 다음 채널 펄스 신호(170)가 상기 다중화기(110)의 제어 신호로 입력된다.

<23> 상기 제3 다중화기(170)로부터 출력된 소정의 채널에 대한 선택 신호는 제1 다중화기(130)의 제어 신호로 입력된다. 상기 제1 다중화기(130)는 상기 소정 채널에 대한 선택 신호에 따라 상기 로지컬 어드레스 테이블(120)의 해당 채널의 로지컬 어드레스를 출

력시킨다. 상기 로지컬 어드레스는 상기 해당 채널에 대한 심볼 데이터가 상기 버퍼 메모리(160)에 저장될 때, 상기 심볼 데이터가 저장된 해당 세그먼트의 물리적 어드레스에 매핑시킨 논리적 어드레스 정보이다.

- <24> 예컨대, 상기 제1 다중화기(130)로 입력되는 제어 신호로 채널 #0에 대한 제어 신호가 입력될 경우, 상기 제어 신호를 입력받은 상기 제1 다중화기(130)는 상기 로지컬 어드레스 테이블(120)의 채널 #0에 대한 논리적 어드레스를 검색하여 출력한다.
- <25> 상기 제1 다중화기(130)로부터 출력된 해당 채널에 대한 논리적 어드레스는 제2 다중화기(150)의 제어 신호로 입력되며, 상기 입력된 제어 신호에 의해 상기 피지컬 어드레스 테이블(140)의 해당 채널에 대한 물리적 어드레스를 출력한다.
- <26> 예컨대, 상기 제2 다중화기(150)로 입력되는 제어 신호로 채널 #0에 대한 논리적 어드레스가 입력될 경우, 상기 제어 신호를 입력받은 상기 제2 다중화기(150)는 상기 피지컬 어드레스 테이블(140)의 채널 #0에 대한 물리적 어드레스를 검색하여 출력한다.
- <27> 상기 제2 다중화기(150)로부터 최종적으로 출력된 물리적 어드레스에 의해 상기 버퍼 메모리(160)의 상기 어드레스에 해당되는 세그먼트에 저장된 심볼 데이터들을 독출한다.
- <28> 즉, 상기 채널 #0에 대한 심볼 데이터들이 상기 버퍼 메모리(160)의 제1 세그먼트 영역에 저장되어 있다면, 상기 채널 선택부의 채널 #0의 'enable' 정보로부터 상기 채널 #0의 선택 신호가 출력되고, 상기 선택 신호에 의해 상기 로지컬 어드레스 테이블(120)에 저장된 상기 채널 #0의 논리적 어드레스가 출력되며, 상기 논리적 어드레스 신호에 의해 상기 피지컬 어드레스 테이블(140)로부터 상기 채널 #0의 심볼 데이터들이 저장된

상기 버퍼 메모리(160)의 특정 세그먼트의 어드레스 값이 출력된다. 상기 출력된 세그먼트의 어드레스에 해당되는 상기 버퍼 메모리(160)의 위치로부터 심볼 데이터를 상기 해당 세그먼트 영역 내에서 독출한다. 만약, 상기 해당 세그먼트 영역의 데이터를 모두 독출한 후, 다른 세그먼트로의 링크 정보(예컨대, 링크된 세그먼트의 어드레스 정보)가 있을 경우, 즉 해당 채널의 데이터가 다른 세그먼트에 분할되어 저장되어 있을 경우에는 상기 링크된 세그먼트에 저장된 심볼 데이터들을 계속하여 독출한다.

<29> 상술한 바와 같이, 상기 링크된 세그먼트의 정보는 상기 버퍼 메모리(160)의 마지막 영역에 저장되어, 상기 세그먼트에 대한 심볼 메모리(160)의 독출이 끝나고, 상기 링크 정보를 독출하면, 상기 독출된 링크 정보를 참조하여 링크된 세그먼트로부터 계속하여 심볼 데이터들을 독출한다.

<30> 다른 방법으로, 상기 링크된 정보가 상기 로지컬 어드레스 테이블(120)에 저장되어, 상기 로지컬 어드레스 테이블(120)로부터 소정의 채널에 해당되는 논리적 어드레스가 출력되어, 상기 논리적 어드레스와 매핑되는 물리적 어드레스에 해당되는 세그먼트에 대한 심볼 데이터들을 독출하고, 상기 독출이 완료되면, 상기 로지컬 어드레스 테이블(120)의 상기 논리적 어드레스에 링크된 동일한 채널의 다른 논리적 어드레스를 출력하여, 상기 다른 논리적 어드레스와 매핑되는 물리적 어드레스에 해당되는 세그먼트에 대한 심볼 데이터들을 독출한다. 상기 추가로 독출되는 세그먼트는 상기 최초 세그먼트의 심볼 데이터와 동일한 채널에 대한 데이터로써 최초 기록시 연속으로 연결된 심볼 데이터들이다.

<31> 한편, 상술한 바와 같이 상기 로지컬 어드레스 테이블(120)과 채널 선택부(100)의 각 채널별 설정값은 채널이 새로 설정되거나 변경되면 운영 DSP로부터 쓰여지고, 상기

피지컬 어드레스 테이블은 하드웨어(hardware)구성에 의해 자동으로 기록된다. 상기 두 개의 테이블들(로지컬 어드레스 테이블 및 피지컬 어드레스 테이블) 각각은 다수개의 채널들을 지원하기 위해 여러개의 세그먼트로 분할되어 구성되며, 상기 로지컬 어드레스 테이블(120)은 각 세그먼트 단위로 별개의 테이블 어드레스를 가진다. 상기 피지컬 어드레스 테이블(140)은 하드웨어 자체적으로 기억하고 있는 것으로, 선택된 채널의 로지컬 어드레스들을 해당되는 피지컬 어드레스로 매핑할 수 있도록 실제 버퍼 메모리의 물리적인 어드레스 값을 기억하고 있다.

<32> 또한, 상술한 채널간 링크의 한가지 방법으로서 상기 로지컬 어드레스 테이블(120)은 채널 선택부(100) 및 제3 다중화기(110)에 의해 선택된 채널의 모든 데이터를 가리키기 위해서 링크된 리스트(linked list)로 로지컬 어드레스를 가질 수 있다. 그러므로, 상기 로지컬 어드레스 테이블(120)의 각 값은 다음에 사용될 세그먼트의 어드레스로 링크된다. 첫번째 세그먼트에 지정된 채널번호는 바로 첫번째 논리적 어드레스가 된다. 상기 논리적 어드레스의 값은 운영 DSP에 의해 채널이 처음으로 설정될때 기록된다. 만약 설정된 채널이 최대 전송 속도로 서비스되는데 이의 데이터를 하나의 세그먼트에 담을 수 없다면 또 다른 세그먼트를 할당하는 식으로 데이터를 저장하게 된다. 그러므로 세그먼트의 갯수는 최소한 채널 수보다 같거나 많도록 구성된다.

<33> 먼저, 채널이 설정되었는지를 확인한 채널 선택부(100)에서 설정된 채널에 대해서 논리적 어드레스(즉, 해당 세그먼트의 논리적 어드레스)가 선택되고 이를 이용하여 피지컬 어드레스 테이블(140)에서 해당되는 버퍼 메모리의 물리적 어드레스를 찾게 된다. 이렇게 얻어진 물리적 어드레스를 통해서 버퍼 메모리의 내용을 읽게 된다. 만약, 전송할 데이터가 커서 한개의 세그먼트 이상을 사용하게 될 때는 상기 로지컬 어드레스 테이블

(120)의 링크된 리스트(linked list)를 추적하여 다음 세그먼트의 논리적 어드레스를 찾게 된다.

<34> 따라서, 상술한 바와 같이 버퍼 메모리를 세그먼트화하고 이를 운영하는 구성에 있어서는 하드웨어의 복잡도와 크기가 증가하게 된다. 즉, 서로 다른 처리속도를 가질 수 있는 다수개의 채널을 운영하기 위해, 상기 버퍼 메모리를 세그먼트화하고 이를 운영하기 위해 로지컬 어드레스 테이블을 구비하며, 상기 로지컬 어드레스 값으로 실제 버퍼 메모리 어드레스 테이블을 이용하여 실제 버퍼 메모리의 어드레스를 계산하는 과정에서 채널이 설정되어 있는지를 살피고, 이를 통해 채널 선택신호를 발생해 내는 로직과 로지컬 어드레스 테이블(링크된 리스트 포함)과 이를 선택하는 다중화기, 그리고 로지컬 어드레스로부터의 피지컬 어드레스를 저장하고 있는 피지컬 어드레스 테이블과 이를 선택하는 다중화기 등으로 구성되어야 하기 때문에 하드웨어의 복잡도가 증가하고 사이즈도 증가하는 단점이 있게 된다.

【발명이 이루고자 하는 기술적 과제】

<35> 따라서, 본 발명의 목적은 이동통신 시스템의 기지국 모뎀에 있어서, 운영 DSP(Digital Signal Processor)에서 전달해 준 심볼 데이터들을 저장하고 이를 처리하는 버퍼 메모리의 운영방법에 있어 상기 심볼 데이터들을 채널별로 다수의 세그먼트들로 구분된 영역에 각각 저장하지 않고, 상기 각 채널들의 심볼 데이터들을 연속하여 저장함으로써 상기 심볼 데이터들을 효율적으로 저장할 수 있는 심볼 버퍼 메모리 장치 및 방법을 제공함에 있다.

- <36> 특히, 차세대 이동통신 시스템인 UMTS(Universal Mobile Telecommunications System)시스템의 기지국 모뎀 내에서 운영 DSP가 다른 처리속도를 가지는 다수개의 채널에 대한 심볼 레벨 프로세싱(Symbol level processing)을 수행한 후, 출력되는 심볼 데이터(symbol data)들을 효율적으로 저장하고 이를 관리하기 위한 장치 및 방법을 제공함에 있다.
- <37> 또한, 본 발명의 목적은 이동통신 시스템의 기지국 모뎀에 있어서, 운영 DSP에서 전달해 준 심볼 데이터들을 저장하고 이를 처리하는 버퍼 메모리의 운영방법에 있어 버퍼 메모리에 기록 및 독출 과정을 용이하게 할 수 있도록 구성하여 전체적인 하드웨어 크기 및 복잡도를 절감하는 데 있다.
- <38> 상기한 목적을 달성하기 위한 본 발명은, 이동통신 시스템의 기지국 모뎀에서 하나 이상의 논리 채널들이 각각 하나 이상의 부호화율로 코딩된 심볼 데이터들을 입력받아 물리 계층으로 전송하기 위하여 상기 심볼 데이터들을 저장하는 심볼 버퍼 메모리 장치에 있어서, 상기 하나 이상의 논리 채널별 심볼 데이터들을 상기 논리 채널들 간의 심볼 데이터들이 연속되도록 입력 순서에 의해 순차적으로 저장하는 버퍼 메모리와, 상기 버퍼 메모리에 저장된 심볼 데이터들 중 상기 각 논리 채널별 최초 데이터 심볼이 위치한 상기 버퍼 메모리 상의 어드레스 정보들을 상기 각 논리 채널들에 대응하여 저장하는 시작 어드레스 테이블과, 상기 시작 어드레스 테이블에 저장된 상기 각 논리 채널별 어드레스 정보들을 상기 각 논리 채널별로 설정된 인에이블 신호에 의해 선택적으로 출력하는 다중화기를 포함함을 특징으로 한다.
- <39> 또한, 상기한 목적을 달성하기 위한 본 발명은, 이동통신 시스템의 기지국 모뎀에서 하나 이상의 논리 채널들이 각각 하나 이상의 부호화율로 코딩된 심볼 데이터들을 입

력받아 물리 계층으로 전송하기 위하여 상기 심볼 데이터들을 심볼 버퍼 메모리에 저장하는 방법에 있어서, 상기 하나 이상의 논리 채널별 심볼 데이터들을 상기 논리 채널들 간의 심볼 데이터들이 연속되도록 입력 순서에 의해 순차적으로 상기 버퍼 메모리에 저장하는 과정과, 상기 버퍼 메모리에 저장된 심볼 데이터들 중 상기 각 논리 채널별 최초 데이터 심볼이 위치한 상기 버퍼 메모리 상의 어드레스 정보들을 상기 각 논리 채널들에 대응하여 시작 어드레스 테이블에 저장하는 과정과, 상기 시작 어드레스 테이블에 저장된 상기 각 논리 채널별 어드레스 정보들을 상기 각 논리 채널별로 설정된 인에이블 신호에 의해 선택적으로 출력하는 과정을 포함함을 특징으로 한다.

<40> 또한, 본 발명은 상기 논리 채널에 해당되는 심볼들의 저장이 끝나면, 다음으로 저장할 논리 채널의 최초 심볼은 상기 버퍼 메모리상에서 상기 기 저장된 심볼의 다음 워드 위치에 저장되는 것을 특징으로 한다.

<41> 한편, 본 발명은 상기 다중화기로 입력되는 선택 신호는 각 채널별 펄스 신호에 의해 상기 시작 어드레스 테이블에 저장된 해당 채널의 인에이블 정보를 독출함으로써 생성되는 것을 특징으로 한다.

<42> 본 발명은 상기 하나의 채널에 대한 심볼 데이터들이 상기 버퍼 메모리의 둘 이상의 영역에 분할 저장될 경우, 상기 동일한 채널의 심볼 데이터들이 저장된 상기 저장 영역들 간의 링크 정보를 상기 버퍼 메모리상에 저장하거나, 상기 시작 어드레스 테이블 저장하는 것을 특징으로 한다.

【발명의 구성 및 작용】

- <43> 이하 첨부된 도면을 참조하여 본 발명의 바람직한 실시 예를 상세히 설명한다. 또한 본 발명을 설명함에 있어서, 관련된 공지기능 혹은 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단된 경우 그 상세한 설명은 생략한다.
- <44> 본 발명은 채널마다 서로 다른 속도로 코딩된 서로 다른 길이의 데이터가 처리되더라도 상기 채널의 심볼 데이터들이 운영 DSP로부터 한꺼번에 버퍼 메모리로 기록되고, 다음 채널의 데이터는 상기 버퍼 메모리의 다음 공간부터 쓰여지기 때문에 세그먼트로 구분하지 않고 바로 이어서 쓰기 동작을 할 수 있다는 데서 착안된것이다.
- <45> 즉, 종래에는 상술한 바와 같이 상기 이동통신 시스템의 기지국 모델에 구비되는 버퍼 메모리의 저장 영역을 세그먼트화하여 각 채널별로 세그먼트를 할당하여 구분 저장하였으나, 본 발명은 상기 각 채널들의 데이터 크기에 따라 다수의 채널에 대한 심볼 데이터를 연속하여 저장함으로써 상기 버퍼 메모리의 저장 효율을 극대화시킬 수 있다.
- <46> 뿐만아니라, 종래에는 상기 버퍼 메모리에서의 기록 및 독출 과정을 다수의 테이블들을 각각 저장하고 있는 다수의 레지스터들과 다중화기들의 복잡한 구조에 의해 구현하였으나, 본 발명에 따르면, 하나의 레지스터와 다중화기를 통해 종래기술과 동일한 결과를 가져올 수 있다.
- <47> 상기와 같은 본 발명을 구현하기 위하여, 상기 저장된 심볼 데이터들을 각 채널별로 구분할 수 있도록 상기 각 채널별 최초 심볼 데이터가 상기 버퍼 메모리 상에서 저장되는 위치의 어드레스, 즉 최초 심볼 어드레스(start address)를 저장하여야 한다. 따라

서, 상기 심볼 데이터들의 독출시 상기 저장된 각 채널별 최초 심볼 데이터의 어드레스로부터 상기 각 채널별로 심볼 데이터들을 구분하여 독출하는 것이 가능하다.

<48> 이하 도 2를 참조하여 본 발명에 따른 심볼 버퍼 메모리 장치의 구조를 설명한다.

<49> 상기 목적에 따른 본 발명은 상기 도 2에 도시된 바와 같이 해당 채널의 심볼 데이터들이 저장되어 있는 버퍼 메모리(230)의 시작어드레스값을 저장하고 있는 시작 어드레스 테이블(Start Address Table; 200)과 이를 해당 채널이 동작할 때 저장되어 있는 시작 어드레스를 선택해서 상기 버퍼 메모리(230)로 출력할 수 있도록 하는 다중화기(220)와 채널들의 동작여부를 나타내는 'enable' 값을 저장하고 있는 채널 선택부(210)와 운영 DSP에서 처리된 채널의 심볼 데이터를 세그먼트 구분없이 한꺼번에 저장할 수 있는 버퍼 메모리(230)로 구성되어 있다.

<50> 보다 구체적으로 설명하면 상기 구조는 하나 이상의 논리 채널별 심볼 데이터들을 상기 논리 채널들 간의 심볼 데이터들이 연속되도록 입력 순서대로 순차적으로 저장하는 버퍼 메모리(230)와, 상기 버퍼 메모리(230)에 저장된 심볼 데이터들 중 상기 각 논리 채널별 최초 데이터 심볼이 위치한 상기 버퍼 메모리(230) 상의 어드레스 정보들을 상기 각 논리 채널에 대응하여 저장하는 시작 어드레스 테이블(200)과, 상기 시작 어드레스 테이블(200)에 저장된 상기 각 논리 채널별 최초 심볼 데이터의 물리적 어드레스 정보들을 상기 각 논리 채널별로 설정된 인에이블 신호들이 저장된 채널 선택부(210)의 테이블에 의해 선택적으로 출력하는 다중화기(220)로 구성된다.

<51> 상기 도 2에 도시된 바와 같이 종래 다수의 세그먼트들로 구분된 영역에 각 채널 심볼 데이터들을 저장하는 방법과 비교할 때 구조면에서 훨씬 간단하며, 또한 상기 버퍼 메모리(230)의 기록 및 독출 과정도 간단하다.

- <52> 상기 도 2를 참조하여 본 발명에 따른 기록 및 독출 과정을 개략적으로 설명하면 다음과 같다.
- <53> 상기 운영 DSP는 서로 다른 속도로 서비스하게되어 있는 다수개의 채널중에서 처음 채널에 대한 심볼 데이터들을 버퍼 메모리(230)에 기록한다. 그 다음에 다음 채널의 심볼 데이터들은 처음 채널의 심볼을 기록하고 난 다음의 워드부터 기록한다. 동일한 방법으로 설정되어 있는 모든 채널들의 심볼 데이터들을 버퍼 메모리에 기록한다. 상기와 같은 방법에 의한 기록하면 채널별 서비스 속도에 따라 상기 채널별 기록된 데이터의 크기가 서로 다르게 된다. 또한, 상기 운영 DSP는 상기 버퍼 메모리(230)에 쓰여진 각 채널별 심볼 데이터들의 처음 시작 어드레스값을 해당하는 채널의 시작 어드레스 테이블(200)에 기록해 놓는다. 그러면, 하향 링크를 처리하는 기지국 모뎀부는 채널 선택부(210)를 통해서 해당 채널이 동작하는 것인지 그렇지 않은지를 판단하고 다중화기(220)를 통하여 해당 채널의 심볼 데이터들의 처음을 가리키는 시작 어드레스를 선택할 수 있으며, 상기 시작 어드레스 값을 상기 버퍼 메모리(230)에 보내면 원하는 채널의 처음 위치에서 부터 심볼 데이터들을 독출할 수 있게 된다. 다른 채널에 대해서도 동일한 과정과 방법을 통하여 처리하게 된다.
- <54> 이하, 상기 도 2 및 도 3을 참조하여 본 발명에 따른 상기 심볼 버퍼 메모리(230)에 심볼 데이터들을 기록하는 절차를 보다 구체적으로 설명한다.
- <55> 먼저, 운영 DSP가 동작을 시작하여 소정의 프레임 단위의 코딩된 심볼 데이터들이 상기 운영 DSP의 제어에 따라 상기 버퍼 메모리(230)로 입력된다. 상기 심볼 데이터들은 다수의 채널들 중 각각의 채널에 해당되는 데이터들이 소정의 전송 속도에 따라 부호화된 심볼들이며, 상기 버퍼 메모리(230)로 입력되는 각 채널별 심볼 데이터들은 하나의

프레임을 형성하여 입력된다. 따라서, 일반적으로 상기 버퍼 메모리(230)에는 다수의 채널에 해당되는 심볼 데이터들이 프레임 단위로 기록 및 독출된다.

<56> 상기와 같이 하나의 프레임을 형성하는 심볼 데이터들이 상기 버퍼 메모리(230)로 입력되면, 상기 운영 DSP의 제어에 따라 각 채널별로 상기 버퍼 메모리(230)의 저장 영역에 입력 순서대로 저장된다. 예컨대, 먼저 채널 #0의 심볼 데이터들이 입력되면, 채널 선택부(210)의 테이블에서 상기 채널 #0에 해당되는 채널 레지스터의 값이 'disable'에서 'enable'로 갱신(300)되고, 상기 채널 #0의 심볼 데이터들이 상기 버퍼 메모리(230)의 맨 처음 저장 영역에서부터 순차적으로 저장(310)된다. 다음으로 채널 #2의 심볼 데이터들이 입력되면, 마찬가지로 상기 채널 선택부(210)의 테이블에서 상기 채널 #2에 해당되는 채널 레지스터 값이 'disable'에서 'enable'로 갱신되고, 상기 채널 #2의 입력된 최초 심볼 데이터는 상기 채널 #0의 마지막 심볼 데이터가 저장된 위치의 바로 다음 워드에 저장되며, 상기 채널 #2의 나머지 심볼 데이터들도 연속하여 저장된다.

<57> 한편, 상기와 같이 상기 하나의 채널에 대한 심볼 데이터들이 상기 버퍼 메모리(230)에 기록될 때, 상기 운영 DSP는 상기 해당 채널에 대한 심볼 데이터들이 상기 버퍼 메모리(230)에 저장되었음을 기록하기 위하여, 채널 선택부(210)의 테이블에 저장된 해당 채널의 값을 'disable'에서 'enable'로 변경(300)한다. 또한, 상기 버퍼 메모리(230)에 하나의 채널에 대한 모든 심볼 데이터들이 저장 완료(320)되면 상기 시작 어드레스 테이블(200)에 해당 채널의 최초 심볼 데이터가 저장된 위치의 물리적 어드레스 정보를 저장(330)한다.

- <58> 상기 물리적 어드레스 정보의 저장 과정은 하나의 채널에 대한 최초 심볼 데이터가 저장될 때에 수행할 수도 있으며, 상기와 같이 하나의 채널에 대한 모든 심볼 데이터들의 저장이 완료되었을 때에 수행하는 것도 가능하다.
- <59> 결국, 하나의 프레임 단위의 심볼 데이터 정보가 상기 버퍼 메모리(230)에 저장될 때, 각 채널별로 최초 심볼 데이터가 저장되는 위치의 어드레스 정보가 상기 시작 어드레스 테이블(200)에 저장되므로, 각 채널별로 심볼 데이터들의 독출이 용이하게 수행될 수 있다.
- <60> 상기 하나의 채널에 대한 모든 심볼 데이터들의 저장이 완료되면, 상기 프레임의 다음 채널에 대한 저장을 상기와 동일한 절차에 의해 진행(340)된다. 만약 상기 입력된 프레임의 다음 채널이 존재하지 않으면, 즉 상기 프레임의 모든 채널에 대한 심볼 데이터의 저장이 완료되면, 다음 프레임에 대한 데이터 입력 절차가 수행된다. 또한, 상기 모든 프레임들에 대한 데이터 저장이 완료되면 상기 운영 DSP의 동작이 종료(360)되며, 상기 저장된 심볼 데이터들의 출력을 위해 모뎀이 동작(370)하게 된다.
- <61> 따라서, 본 발명에 따르면 상기 채널별 심볼 데이터들을 상기 버퍼 메모리(230)에 저장할 때, 종래 기술에서와 같이 세그먼트 단위로 저장하지 않으므로 상기 채널별 전송 속도 및 데이터 크기가 다름으로 인해 발생하는 문제는 없게 된다. 종래 기술에서는 각 채널별 심볼 데이터들이 세그먼트 단위로 할당됨으로 인해, 상기 각 세그먼트의 크기와 각 채널별 심볼 데이터들의 크기가 다르게 되어 남는 버퍼 영역 또는 초과하는 버퍼 영역이 발생하였다. 그러나, 본 발명에서는 상기 각 채널별 심볼 데이터들이 연속하여 저장됨으로 상기와 같이 남는 영역 또는 초과하는 영역이 발생하지 않아 효율적인 버퍼 메모리 사용이 가능해진다.

- <62> 즉, 종래 기술에서 세그먼트 별로 저장하였을 경우 각 세그먼트들 간에 기록되지 않고 낭비되는 영역이 발생하였으나, 상기와 같이 본 발명에서는 연속하여 입력되는 다음 채널의 최초 심볼 데이터가 이전 채널의 마지막 심볼 데이터의 바로 다음 워드에 있어서 기록되기 때문에, 버퍼 메모리(230) 영역의 활용을 극대화할 수 있다.
- <63> 한편, 소정 채널의 상기 심볼 데이터들이 기록되는 도중에 상기 버퍼 메모리(230)의 기록 영역에 이미 기록된 데이터가 존재하면, 상기 기록된 영역을 지나서 기록되지 않는 최초 저장 공간에서 다음 심볼 데이터를 연속하여 기록한다. 한편, 동일한 채널의 심볼 데이터들이 다른 영역에 나누어져 저장되어 있으므로, 상기 이전 영역의 마지막 심볼 데이터와 다음 영역의 최초 심볼 데이터가 연결되어 독출될 수 있도록 링크 정보를 저장하여야 한다.
- <64> 상기 링크 정보는 종래 기술에서와 동일하게 상기 버퍼 메모리(230) 상에서 이전 영역의 마지막 심볼 데이터가 기록될 경우, 다음으로 저장된 영역의 최초 심볼 데이터가 저장된 어드레스 정보를 상기 버퍼 메모리(230)의 이전 영역의 마지막 부분에 표시하여 둘 수 있다.
- <65> 다른 방법으로는, 상기 링크된 정보를 상기 시작 어드레스 테이블(200)에 저장할 수 있다. 즉, 상기 소정 채널의 심볼 데이터가 분리 저장되었을 경우, 상기 심볼 데이터의 이전 저장된 영역의 최초 물리적 어드레스 및 이후 분리 저장된 영역의 최초 물리적 어드레스를 상기 시작 어드레스 테이블(200)에 링크하여 저장함으로써 상기 소정 채널의 분리 저장된 심볼 데이터들을 연속하여 독출할 수 있다.
- <66> 이하, 상기 도 2 및 도 4를 참조하여 본 발명에 따른 상기 심볼 버퍼 메모리(230)에 저장된 심볼 데이터들을 독출하는 절차를 설명한다.

- <67> 먼저, 상기 채널 펄스 신호(미도시)에 의해 상기 채널 선택부(210)의 데이터들이 스캔되면, 상기 채널 선택부(210)에 저장된 각 채널별 활성화 상태(즉, 'enable' 또는 'disable')에 따라 각 채널별 선택 신호가 순차적으로 출력(400)된다. 상기 채널 펄스 신호는 채널 #0 부터 채널 #n 까지의 모든 채널에 해당되는 펄스가 순차적으로 발생하도록 구성되며, 상기 채널 펄스 신호의 소정 채널에 대응되는 펄스 신호가 입력될 때, 상기 채널 선택부(210)의 테이블로부터 상기 해당 채널의 정보를 스캔하게 된다.
- <68> 예컨대, 상기 채널 펄스 신호에서 #0에 대한 펄스 신호가 상기 채널 선택부(210)로 입력되면, 상기 입력 신호에 따라 상기 채널 선택부(210)의 테이블에서 상기 채널 #0에 해당되는 정보를 스캔한다. 상기 스캔 결과, 상기 채널 #0에 해당되는 정보가 'enable' 상태로 되어 있으면, 상기 상기 채널 #0에 대한 선택 신호가 다중화기(220)로 출력된다. 만약 상기 채널 #0에 해당되는 정보가 'disable' 상태로 되어 있으면, 상기과 같은 선택 신호가 출력되지 않고 다음 채널 펄스 신호가 상기 채널 선택부(210)로 입력된다.
- <69> 상기 채널 선택부(210)로부터 출력된 소정의 채널에 대한 선택 신호는 상기 다중화기(220)의 제어 신호로 입력된다. 상기 다중화기(220)는 상기 소정 채널에 대한 선택 신호에 따라 상기 시작 어드레스 테이블(200)의 해당 채널의 버퍼 메모리(230)상의 시작 어드레스 값을 출력(420)시킨다. 상기 시작 어드레스 값은 상기 해당 채널에 대한 심볼 데이터가 상기 버퍼 메모리(230)에 저장될 때, 상기 채널의 최초 저장된 심볼 데이터의 물리적 어드레스 정보이다.
- <70> 예컨대, 상기 다중화기(220)로 입력되는 제어 신호로 채널 #0에 대한 제어 신호가 입력될 경우, 상기 제어 신호를 입력받은 상기 다중화기(220)는 상기 시작 어드레스 테

이블(200)의 채널 #0에 대한 시작 어드레스(즉, 해당 채널의 최초 심볼 데이터가 저장된 위치의 물리적 어드레스) 값을 검색하여 출력한다.

<71> 상기 다중화기(220)로부터 최종적으로 출력된 시작 어드레스 값에 의해 상기 버퍼 메모리(230)의 상기 시작 어드레스에 해당되는 위치 저장된 심볼 데이터들을 독출한다.

<72> 즉, 상기 채널 #0에 대한 심볼 데이터들이 상기 버퍼 메모리(230)의 'FFFFH' 위치로부터 기록되어 있다면, 상기 채널 선택부의 채널 #0의 'enable' 정보로부터 상기 채널 #0의 선택 신호가 출력되고, 상기 선택 신호에 의해 상기 시작 어드레스 테이블(200)에 저장된 상기 채널 #0의 시작 어드레스 값(즉, 'FFFFH')이 출력된다.

<73> 상기 출력된 시작 어드레스에 해당되는 상기 버퍼 메모리(230)의 위치로부터 해당 채널에 대한 심볼 데이터들을 순차적으로 독출(430)한다. 만약, 상기 해당 채널에 대한 심볼 데이터들을 독출할 때, 다른 영역으로의 링크 정보(예컨대, 링크된 시작 어드레스 정보)가 있을 경우, 즉 해당 채널의 데이터가 다른 영역에 분할되어 저장되어 있을 경우에는 상기 링크된 영역에 저장된 심볼 데이터들을 계속하여 독출한다.

<74> 상술한 바와 같이, 상기 링크된 영역의 정보는 상기 버퍼 메모리(230)의 해당 채널 이 저장된 데이터의 처음 영역의 마지막 부분에 저장되어, 상기 처음 영역에 대한 버퍼 메모리(230)의 독출이 끝나고, 상기 링크 정보(예컨대, 다음 영역의 시작 어드레스)가 독출되면, 상기 독출된 링크 정보를 참조하여 링크된 영역으로부터 계속하여 심볼 데이터들을 독출한다.

<75> 다른 방법으로, 상기 링크된 정보가 상기 시작 어드레스 테이블(200)에 저장되어, 상기 시작 어드레스 테이블(200)로부터 소정의 채널에 해당되는 시작 어드레스 값이 출

력되어, 상기 시작 어드레스 값에 해당되는 버퍼 메모리(230)상의 위치로부터 심볼 데이터들을 독출하고, 상기 독출이 완료되면, 상기 시작 어드레스 테이블(200)의 상기 시작 어드레스 값에 링크된 동일한 채널의 다른 시작 어드레스 값을 출력하여, 상기 다른 시작 어드레스 값에 해당되는 버퍼 메모리(230)상의 위치로부터 심볼 데이터들을 독출한다. 상기 추가로 독출되는 심볼 데이터들은 상기 최초 저장 영역의 심볼 데이터들과 동일한 채널에 대한 데이터들으로써 최초 기록시 연속으로 연결된 심볼 데이터들이다.

<76> 한편, 상술한 바와 같이 상기 시작 어드레스 테이블(200)과 채널 선택부(210)의 각 채널별 설정값은 채널이 새로 설정되거나 변경되면 운영 DSP로부터 기록된다. 상기 시작 어드레스 테이블(200)은 다수개의 채널들을 지원하기 위해 각 채널별 영역으로 분할되어 구성될 수 있다. 또한, 상기 시작 어드레스 테이블(200)에 저장되는 시작 어드레스 값들은, 선택된 채널 선택 신호에 의해 각 채널별 시작 심볼 데이터의 위치를 가리킬 수 있도록 물리적인 시작 어드레스의 값을 기억하고 있다.

<77> 또한, 상술한 채널간 링크의 한가지 방법으로서 상기 시작 어드레스 테이블(200)은 채널 선택부(210)에 의해 선택된 채널의 모든 데이터를 가리키기 위해서 링크된 리스트(linked list)로 시작 어드레스 값을 가질 수 있다. 그러므로, 상기 시작 어드레스 테이블(200)의 각 값은 분리되어 저장된 다음 영역의 어드레스값으로 링크된다. 첫번째 영역에 지정된 채널번호는 바로 첫번째 시작 어드레스 값이 된다. 상기 시작 어드레스의 값은 운영 DSP에 의해 채널이 처음으로 설정될때 기록될 수 있으며, 해당 채널에 대한 기록이 완료된 후에 기록될 수도 있다.

<78> 한편, 상기 해당 채널에 대한 심볼 데이터의 독출이 완료(430)되면, 다음 채널에 대한 독출(410) 과정을 상기와 동일하게 반복한다. 만약, 해당 프레임의 모든 채널에 대

한 심볼 데이터들의 출력이 완료(440)되면, 모뎀의 물리 계층 처리부(240)로부터 칩 레벨로 다운로드 동작을 처리(450)한다.

<79> 또한, 소정 프레임에 대한 상기 과정이 완료되면, 다음 프레임에 대한 독출 과정(460)을 상기과 동일하게 수행한다.

<80> 최종적으로 모든 프레임에 대한 심볼 데이터들의 독출이 완료되면 상기 모뎀의 동작이 종료된다.

<81> 본 발명의 구현과 관련하여 부연하여 설명하면, 실제적인 상기 버퍼 메모리(230)의 구현에서 상기 버퍼 메모리(230)는 보다 효율적인 운영을 위하여 제1 메모리 및 제2 메모리의 두개의 메모리로 구성된다. 따라서, 소정의 입력 프레임에 대한 모든 채널들의 심볼 데이터들에 대하여 상기 제1 메모리에 먼저 기록되며, 다음 입력 프레임에 대한 모든 심볼 데이터들은 상기 제2 메모리에 기록된다. 여기서, 상기 제2 메모리에 다음 입력 프레임의 심볼 데이터들이 저장될 때, 상기 제1 메모리에 저장된 심볼 데이터들의 독출 과정이 동시에 진행될 수 있다. 마찬가지로, 상기 제2 메모리에 저장된 심볼 데이터들이 독출될 때에, 상기 제1 메모리는 이미 독출이 완료된 상태이므로 그 다음 프레임의 심볼 데이터들이 저장될 수 있다.

<82> 상기과 같은 구조에 의해 상기 버퍼 메모리(230)가 연속으로 입력되는 다수의 프레임 데이터들에 대한 기록 및 독출 과정을 실시간으로 동시에 진행하는 것이 가능하게 된다.

<83> 한편 본 발명의 상세한 설명에서는 구체적인 실시 예에 관해 설명하였으나, 본 발명의 범위에서 벗어나지 않는 한도 내에서 여러 가지 변형이 가능함은 물론이다. 그러므

로 본 발명의 범위는 설명된 실시 예에 국한되어 정해져서는 아니 되며 후술하는 특허청구의 범위뿐만 아니라 이 특허청구의 범위와 균등한 것들에 의해 정해져야 한다.

【발명의 효과】

- <84> 상술한 바와 같이 본 발명에 따르면 종래 기술과는 달리 로지컬 어드레스테이블을 구성하는 DSP의 동작을 시작 어드레스 테이블을 구성하여 구현하고, 버퍼 메모리를 세그먼트화하지 않고 버퍼 풀(pool)로 동작할 수 있도록 구성함으로써 제어 로직 및 테이블 먹스등의 구조를 간단히 하여 전체적인 하드웨어 사이즈를 절감할 수 있게 된다.
- <85> 또한, 이전 채널의 심볼이 저장하고 난 뒤에 바로 다음 채널의 심볼 데이터를 기록하도록 하여 시작 어드레스 테이블만으로 버퍼 메모리의 각 채널의 심볼 데이터를 처리할 수 있도록 함으로써 버퍼 사용의 효율이 높아지며, 버퍼 메모리의 크기를 줄이면서 보다 많은 양의 데이터를 처리할 수 있다.

【특허청구범위】**【청구항 1】**

이동통신 시스템의 기지국 모뎀에서 하나 이상의 논리 채널들이 각각 하나 이상의 부호화율로 코딩된 심볼 데이터들을 입력받아 물리 계층으로 전송하기 위하여 상기 심볼 데이터들을 저장하는 심볼 버퍼 메모리 장치에 있어서,

상기 하나 이상의 논리 채널별 심볼 데이터들을 상기 논리 채널들 간의 심볼 데이터들이 연속되도록 입력 순서에 의해 순차적으로 저장하는 버퍼 메모리와,

상기 버퍼 메모리에 저장된 심볼 데이터들 중 상기 각 논리 채널별 최초 데이터 심볼이 위치한 상기 버퍼 메모리 상의 어드레스 정보들을 상기 각 논리 채널들에 대응하여 저장하는 시작 어드레스 테이블과,

상기 시작 어드레스 테이블에 저장된 상기 각 논리 채널별 어드레스 정보들을 상기 각 논리 채널별로 설정된 인에이블 신호에 의해 선택적으로 출력하는 다중화기를 포함함을 특징으로 하는 상기 장치.

【청구항 2】

제1항에 있어서,

소정의 상기 논리 채널에 해당되는 심볼들의 저장이 끝나면, 다음으로 저장할 논리 채널의 최초 심볼은 상기 버퍼 메모리상에서 상기 기 저장된 심볼의 다음 워드 위치에 저장되는 것을 특징으로 하는 상기 장치.

【청구항 3】

제1항에 있어서,

상기 다중화기로 입력되는 선택 신호는 각 채널별 펄스 신호에 의해 상기 시작 어드레스 테이블에 저장된 해당 채널의 인에이블 정보를 독출함으로써 생성되는 것을 특징으로 하는 상기 장치.

【청구항 4】

제1항에 있어서,

하나의 채널에 대한 심볼 데이터들이 상기 버퍼 메모리의 둘 이상의 영역에 분할 저장될 경우, 상기 동일한 채널의 심볼 데이터들이 저장된 상기 저장 영역들 간의 링크 정보를 상기 버퍼 메모리상에 저장하는 것을 특징으로 하는 상기 장치.

【청구항 5】

제1항에 있어서,

하나의 채널에 대한 심볼 데이터들이 상기 버퍼 메모리의 둘 이상의 영역에 분할 저장될 경우, 상기 동일한 채널의 심볼 데이터들이 저장된 상기 저장 영역들 간의 링크 정보를 상기 시작 어드레스 테이블 저장하는 것을 특징으로 하는 상기 장치.

【청구항 6】

이동통신 시스템의 기지국 모뎀에서 하나 이상의 논리 채널들이 각각 하나 이상의 부호화율로 코딩된 심볼 데이터들을 입력받아 물리 계층으로 전송하기 위하여 상기 심볼 데이터들을 심볼 버퍼 메모리에 저장하는 방법에 있어서,

상기 하나 이상의 논리 채널별 심볼 데이터들을 상기 논리 채널들 간의 심볼 데이터들이 연속되도록 입력 순서에 의해 순차적으로 상기 버퍼 메모리에 저장하는 과정과,

상기 버퍼 메모리에 저장된 심볼 데이터들 중 상기 각 논리 채널별 최초 데이터 심볼이 위치한 상기 버퍼 메모리 상의 어드레스 정보들을 상기 각 논리 채널들에 대응하여 시작 어드레스 테이블에 저장하는 과정과,

상기 시작 어드레스 테이블에 저장된 상기 각 논리 채널별 어드레스 정보들을 상기 각 논리 채널별로 설정된 인에이블 신호에 의해 선택적으로 출력하는 과정을 포함함을 특징으로 하는 상기 방법.

【청구항 7】

제6항에 있어서,

소정의 상기 논리 채널에 해당되는 심볼들의 저장이 끝나면, 다음으로 저장할 논리 채널의 최초 심볼은 상기 버퍼 메모리상에서 상기 기 저장된 심볼의 다음 워드 위치에 저장되는 것을 특징으로 하는 상기 방법.

【청구항 8】

제6항에 있어서,

상기 다중화기로 입력되는 선택 신호는 각 채널별 펄스 신호에 의해 상기 시작 어드레스 테이블에 저장된 해당 채널의 인에이블 정보를 독출함으로써 생성되는 것을 특징으로 하는 상기 방법.

【청구항 9】

제6항에 있어서,

하나의 채널에 대한 심볼 데이터들이 상기 버퍼 메모리의 둘 이상의 영역에 분할 저장될 경우, 상기 동일한 채널의 심볼 데이터들이 저장된 상기 저장 영역들 간의 링크 정보를 상기 버퍼 메모리상에 저장하는 것을 특징으로 하는 상기 방법.

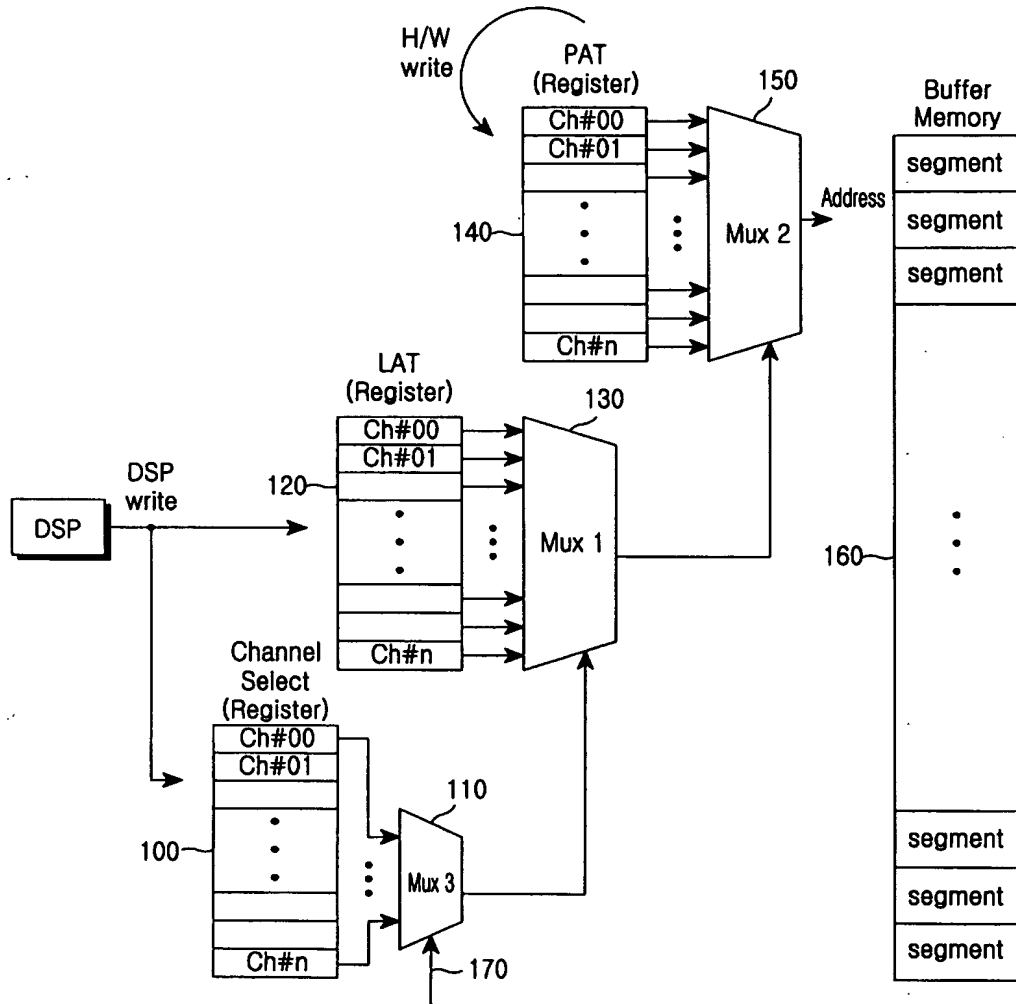
【청구항 10】

제6항에 있어서,

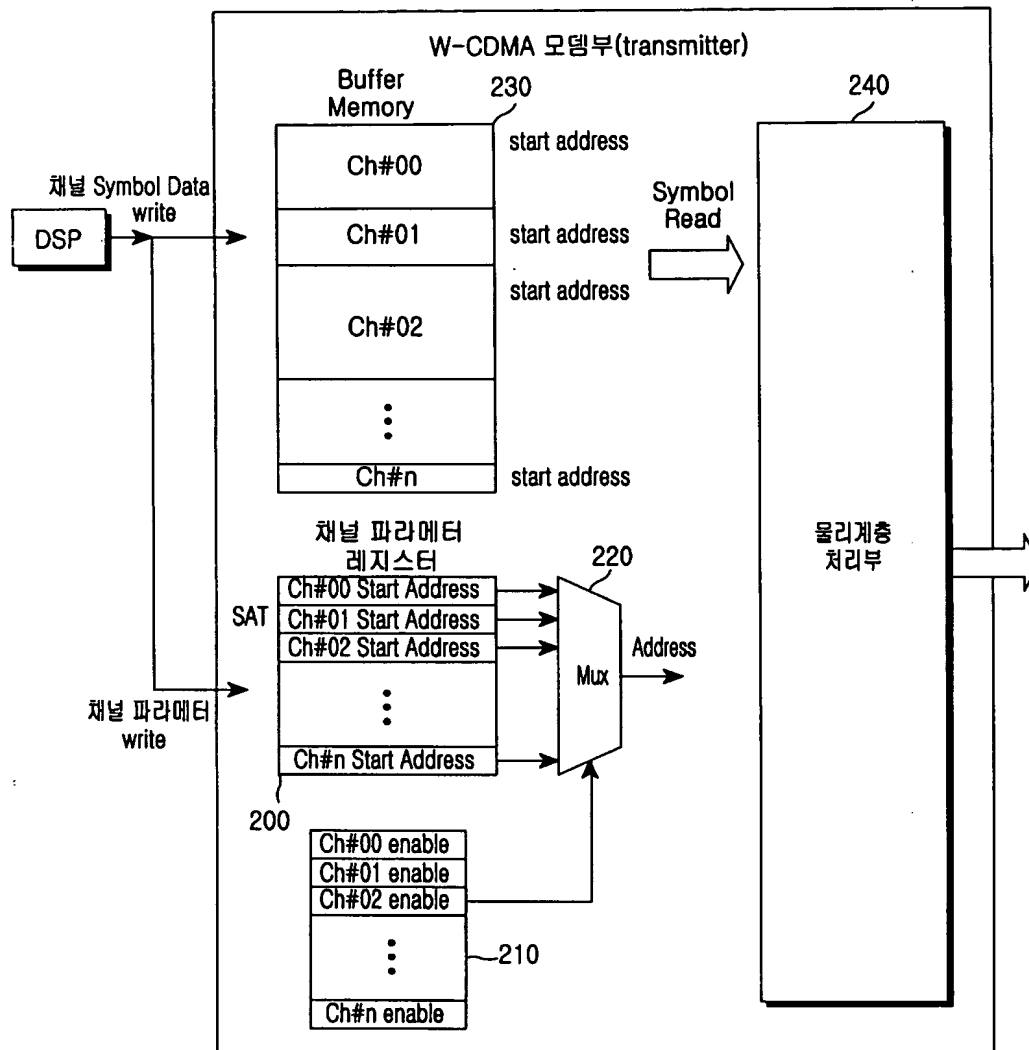
하나의 채널에 대한 심볼 데이터들이 상기 버퍼 메모리의 둘 이상의 영역에 분할 저장될 경우, 상기 동일한 채널의 심볼 데이터들이 저장된 상기 저장 영역들 간의 링크 정보를 상기 시작 어드레스 테이블에 저장하는 것을 특징으로 하는 상기 방법.

【도면】

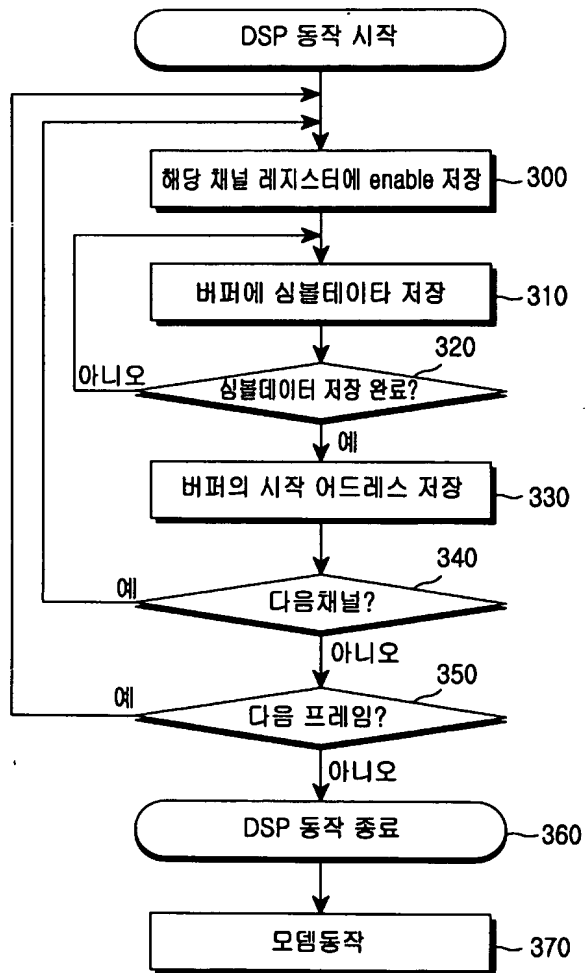
【도 1】



【도 2】



【도 3】



【도 4】

